

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-097662

(43)Date of publication of application : 09.04.1999

(51)Int.Cl.

H01L 27/146

H01L 27/14

H04N 5/335

(21)Application number : 09-253344

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.09.1997

(72)Inventor : TANAKA NAGATAKA

OBA HIDEFUMI

MIYAGAWA RYOHEI

SASAKI MICHIO

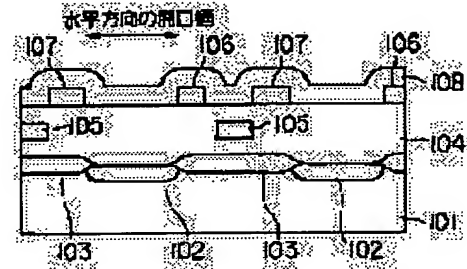
MABUCHI KEIJI

## (54) MOS SOLID-STATE IMAGING DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To form a device provided with a light-proof film structure which does not easily reflect the diagonal incident effective light beam when it is applied by forming a lower light-proof film.

**SOLUTION:** A silicon oxide film 104 is formed on a substrate 101, including a photodiode area 102 and a LOCOS layer 103 and an extending wiring 105 formed by polysilicon on the LOCOS layer 103 is imbedded in this silicon oxide film 104. A vertical signal line 106 and the power supply line 104 formed on the silicon oxide film 104 are formed as a first layer which is the lower layer of a plurality of metal layers by a metallic material having light-proof property such as aluminum. Therefore, since the light-proof film is formed by the first layer near the photodiode area 102, the incident light is will not shielded by this light-proof film and it is incident effectively to the photodiode area 102 for improving the level of photoelectric conversion signal.



## LEGAL STATUS

[Date of request for examination] 26.09.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3472102

[Date of registration] 12.09.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-97662

(43) 公開日 平成11年(1999) 4月9日

(51) Int.Cl.<sup>9</sup>  
H 0 1 L 27/146  
27/14  
H 0 4 N 5/335

識別記号

F I  
H 0 1 L 27/14 A  
H 0 4 N 5/335 E  
H 0 1 L 27/14 D

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平9-253344

(22) 出願日 平成9年(1997) 9月18日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 田中 長孝

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内

(72) 発明者 大場 英史

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内

(72) 発明者 宮川 良平

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内

(74) 代理人 弁理士 鈴江 武彦 (外6名)

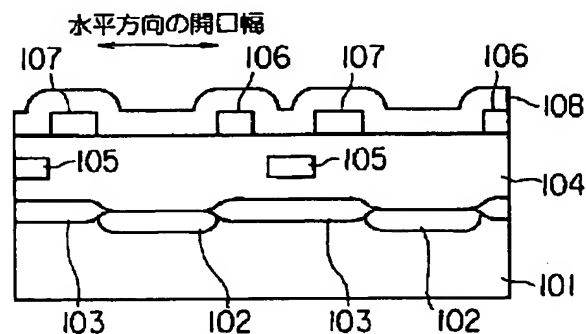
最終頁に続く

(54) 【発明の名称】 MOS型固体撮像装置

(57) 【要約】

【課題】 本発明は斜めの有効光が入った時でも遮光膜で反射されにくい遮光膜構造を備えた固体撮像装置を提供することを目的とする。

【解決手段】 半導体基板(101)上に形成される光電変換蓄積領域(102)と、光電変換蓄積領域上にシリコン酸化膜を介して形成され、増幅トランジスタとリセットトランジスタに接続される電源線(107)並びに増幅トランジスタの電流を読み出す複数の垂直信号線(106)とを備え、複数のメタル層の最下層であり、電源線及び垂直信号線を形成するメタル層が遮光膜の役割を果たす。



## 【特許請求の範囲】

【請求項1】 半導体基板上に形成され、光電変換蓄積部と、この光電変換蓄積部以外に光が入射するのを防ぐ遮光膜と、前記光電変換蓄積部の出力を制御電極にする増幅トランジスタと、信号を読み出すラインを選択する垂直選択トランジスタと、前記光電変換蓄積部の電位をリセットするリセットトランジスタによって各々が構成される複数の単位セルを行列に配列してなる撮像領域と、前記増幅トランジスタと前記リセットトランジスタに接続される電源線と、前記増幅トランジスタの電流を読み出すため列方向に配置された複数の垂直信号線と、前記垂直信号線の一端に設けられた複数の水平選択トランジスタと、前記水平選択トランジスタのゲートに順次選択パルス信号を与える水平選択手段と、前記水平選択トランジスタを介して前記垂直信号線から信号電流を読み出す水平信号線とを備えた固体撮像装置において、複数のメタル層の最下層であり、前記電源線および前記垂直信号線の少なくとも一方を形成するメタル層が前記遮光膜として機能することを特徴とする固体撮像装置。

【請求項2】 前記電源線は、前記垂直信号線と同じ平行な方向に配置され、両線とも第1層のメタル層で形成されており、前記光電変換蓄積部の水平方向の開口幅は、前記電源線と前記垂直信号線で規定されていることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 第1層のメタル層と第2層のメタル層の2つの配線層が、前記遮光膜として機能し、前記光電変換蓄積部の水平方向の開口幅は、前記電源線と前記垂直信号線で規定され、垂直方向の開口幅は、第2層のメタル層で規定されていることを特徴とする請求項2記載の固体撮像装置。

【請求項4】 半導体基板上に形成され、光電変換蓄積部、前記光電変換蓄積部の出力を制御電極にする増幅トランジスタと、前記光電変換蓄積部からの信号出力を前記増幅トランジスタにするための繋ぎ配線と、信号を読み出すラインを選択する垂直選択トランジスタと、前記光電変換蓄積部の電位をリセットするリセットトランジスタとにより各々が構成される複数の単位セルを行列に配列してなる撮像領域と、前記増幅トランジスタとリセットトランジスタの電源線と、前記増幅トランジスタの電流を読み出すため列方向に配置された複数の垂直信号線と、前記垂直信号線の一端に設けられた複数の水平選択トランジスタと、前記水平選択トランジスタのゲートに順次選択パルス信号を与える水平選択手段と、前記水平選択トランジスタを介して前記垂直信号線から信号電流を読み出す水平信号線とを備えた固体撮像装置において、前記繋ぎ配線を形成する配線層は、前記垂直信号線を形成する配線層よりも基板に近い配線層により形成されることを特徴とする固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、MOS型固体撮像装置に係わり、特に低雑音のMOS型固体撮像装置に関する。

【0002】

【従来の技術】従来のMOS型固体撮像装置は、p型半導体基板上に形成されたウエル層にフォトダイオードとMOSトランジスタが形成されている。即ち、ウエル層にフォトダイオード拡散層とシャッタゲートとMOSトランジスタ領域とが形成されている。シャッタゲートとMOSトランジスタのゲートとを接続するための第1メタル層がウエル層上に絶縁して形成される。また、この第1メタル層上に絶縁して第2メタル層が形成される。この第2メタル層が給電層および遮光膜として機能する。

【0003】

【発明が解決しようとする課題】従来のMOS型固体撮像装置によると、遮光膜が第2層メタルで形成されていたので、斜め光が入射した場合に遮光膜で反射されてフォトダイオードに入らないことがあるという問題があった。本発明は、遮光膜の高さを低くして、斜めの有効光が入った時でも遮光膜で反射されにくい遮光膜構造を備えた固体撮像装置を提供することを目的とする。

【0004】

【課題を解決するための手段】この発明は、半導体基板上に形成され、光電変換蓄積部と、この光電変換蓄積部以外に光が入射するのを防ぐ遮光膜と、光電変換蓄積部の出力を制御電極にする増幅トランジスタと、信号を読み出すラインを選択する垂直選択トランジスタと、光電変換蓄積部の電位をリセットするリセットトランジスタによって各々が構成される複数の単位セルを行列に配列してなる撮像領域と、増幅トランジスタとリセットトランジスタに接続される電源線と、増幅トランジスタの電流を読み出すため列方向に配置された複数の垂直信号線と、垂直信号線の一端に設けられた複数の水平選択トランジスタと、水平選択トランジスタのゲートに順次選択パルス信号を与える水平選択手段と、水平選択トランジスタを介して垂直信号線から信号電流を読み出す水平信号線とを備えた固体撮像装置において、複数のメタル層の最下層であり、電源線および垂直信号線の少なくとも一方を形成するメタル層が遮光膜の機能を果たしていることを特徴とする固体撮像装置を提供する。

【0005】上記固体撮像装置において、電源線は、垂直信号線と同じ平行な方向に配置され、両線とも第1層のメタル層で形成されており、光電変換蓄積部の水平方向の開口幅は、電源線と垂直信号線で規定されていることを特徴とする。

【0006】上記固体撮像装置において、第1層のメタル層と第2層のメタル層の2つの配線層が、遮光膜としての機能を果たしており、光電変換蓄積部の水平方向の

開口幅は、電源線と垂直信号線で規定され、垂直方向の開口幅は、第2層のメタル層で規定されていることを特徴とする。

【0007】本発明は、半導体基板上に形成され、光電変換蓄積部、光電変換蓄積部の出力を制御電極に入力する増幅トランジスタと、光電変換蓄積部からの信号出力を増幅トランジスタに入力するための繋ぎ配線と、信号を読み出すラインを選択する垂直選択トランジスタと、光電変換蓄積部の電位をリセットするリセットトランジスタとにより各々が構成される複数の単位セルを行列に配列してなる撮像領域と、増幅トランジスタとリセットトランジスタの電源線と、増幅トランジスタの電流を読み出すため列方向に配置された複数の垂直信号線と、垂直信号線の一端に設けられた複数の水平選択トランジスタと、水平選択トランジスタのゲートに順次選択パルス信号を与える水平選択手段と、水平選択トランジスタを介して垂直信号線から信号電流を読み出す水平信号線とを備えた固体撮像装置において、繋ぎ配線を形成する配線層は、垂直信号線を形成する配線層よりも基板に近い配線層で形成されることを特徴とする固体撮像装置を提供する。

【0008】

【発明の実施の形態】以下、図面を参照して本発明の実施形態を説明する。図1には、本発明の第1実施形態に係るMOS型固体撮像装置の回路が示され、図2には、図1の固体撮像装置の単位セルの構成を示している。

【0009】図1の固体撮像装置によると、複数の単位セル11が行列方向に配列され、これら単位セル11は垂直選択線12およびリセット線13並びに読み取り線14を介して垂直シフトレジスタ15に接続される。また、これら単位セル11は垂直信号線16および水平選択トランジスタ17を介して水平信号線18に接続される。水平選択トランジスタ16のゲートは水平シフトレジスタ19に接続され、水平シフトレジスタ19からの信号により水平選択トランジスタ17が選択的にONされる。これにより、垂直信号線16の信号が水平信号線18に読み込まれる。更に、電源線20および負荷トランジスタ21が単位セル11に接続される。

【0010】図2は、単位当たり2画素の単位セル、即ち2 pixel/unitの単位セル11の構造を示している。これによると、セル11には2つのフォトダイオード31a、31bが設けられており、これらフォトダイオード31a、31bは読み出しトランジスタ（シャッタゲートトランジスタ）32a、32bを介して増幅トランジスタ33のゲートに接続されると共にリセットトランジスタ35を介して電源線20に接続される。

【0011】垂直信号線16は増幅トランジスタ33および垂直選択トランジスタ34を直列に介して電源線20に接続される。垂直選択トランジスタ34のゲートには選択線（アドレス線）12が接続される。

【0012】上記の構成の単位セル11において、読み取り線14に読み取り信号が入ると、読み出しトランジスタ32a、32bがONとなり、フォトダイオード31a、31bの光電変換信号が読み出しトランジスタ32a、32bを介して増幅トランジスタ33に入力される。このとき、選択線12に選択信号が供給されると、垂直選択トランジスタ34がONとなり、増幅トランジスタ33により増幅された光電変換信号が垂直信号線16に読み出される。

10 【0013】リセット信号がリセット線13に入ると、リセットトランジスタ35がONとなり、単位セル11はリセットされる。図3は、図2に示す単位セル11の平面パターンを示しており、図4は図3のA-A線に沿った単位セルの断面を示している。

【0014】図4に示されるように、基板101に光電変換蓄積領域、即ちフォトダイオード領域102とLOCOS層103が交互に形成されている。フォトダイオード領域102とLOCOS層103を含めて基板101上にシリコン酸化膜104が積層される。このシリコン酸化膜104には、LOCOS層103上においてポリシリコンで形成されるつなぎ配線105が埋設されている。

20 【0015】シリコン酸化膜104上面には垂直信号線106および電源線107が形成されている。垂直信号線106および電源線107を含むシリコン酸化膜104の上にバシベーション膜108が積層される。

【0016】上記のような単位セルの構造において、シリコン酸化膜104上に形成された垂直信号線106および電源線107が複数のメタル層の最下層である第1層として形成される。第2層以上の上位層は図4には示されていないが、周辺回路、例えば垂直シフトレジスタおよび水平シフトレジスタなどを構成するために形成される。

【0017】前記第1層106および107はアルミなどの遮光性を有するメタルにより形成されおり、入射光に対する遮光膜としても機能する。従来、この遮光膜は図5Bに示されるようにフォトダイオードより離れた第2層のメタルで形成されているので、マクロレンズによって収束された入射光がこの第2層の遮光膜により反射され、フォトダイオードに入射する光が少なくなる。特に、斜めから入射する光は殆どこの遮光膜により反射され、フォトダイオードに入射しなくなる。

40 【0018】これに対して、本発明では、遮光膜がフォトダイオード領域102に近い第1層により形成されているので、入射光はこの遮光膜により遮光されることなく、効率的にフォトダイオード領域102に入射し、光電変換信号のレベルを向上させる。

【0019】図6および図7は、第2の実施形態の固体撮像装置の断面を示しており、図6は水平方向の断面、即ち図3のA-A線に沿った断面であり、図7は垂直方向の断面、即ち図3のB-Bに沿った断面である。

【0020】この実施形態によると、図6に示すように基板101に第1の実施形態と同様にフォトダイオード領域102およびLOCOS層103が形成され、また、シリコン酸化膜104にはつなぎ配線105が埋設されている。シリコン酸化膜104の上に垂直信号線106および電源線107が第1層として形成され、更にその上にシリコン酸化膜109が形成される。この第1層(106, 107)が第1方向に対する遮光膜として機能する。更に、シリコン酸化膜109の上に第1方向に直交する第2方向に延びるメタル層、例えばアルミ層110が形成される。このアルミ層110は第1層(106, 107)による第1方向の遮光に対して第2方向の遮光を行う。このアルミ遮光膜110を含めてシリコン酸化膜109上面にパシベーション膜108が形成される。

【0021】また、図7の垂直断面で示されるようにシリコン基板101上にはゲートポリシリコン層111が形成されている。これらポリシリコン層111は光電変換蓄積領域、即ちフォトダイオード領域102をセルフアライン(自己整合)で形成するときマスクとして使用される。即ち、このゲートポリシリコン層111によりフォトダイオード領域102の長さを規定している。

【0022】この実施形態においても、垂直信号線106および電源線107を構成する第1層が遮光膜として機能するので、図5で説明したような本発明の効果が達成できる。

【0023】図8は第3の実施形態の固体撮像装置の垂直方向に沿った断面を示している。この実施形態によると、基板102には上記実施形態と同様にフォトダイオード領域102とLOCOS層103が形成される。その上にはゲートポリシリコン層111が形成される。このゲートポリシリコン層111は図7の実施形態と同様にセルフアラインで光電変換蓄積領域、即ちフォトダイオード領域103を形成するためのマスクとして使用できる。

【0024】シリコン基板101には上記実施形態と同様にシリコン酸化膜104および109が順次積層される。下側シリコン酸化膜104上には図示されていないが第1層としての垂直信号線106および電源線107が形成されており、上側シリコン酸化膜108上には第2層目のメタル層110が形成されている。即ち、第1層のメタル層、即ち垂直信号線106および電源線107が第1方向に対する遮光膜として機能し、第2層のメタル層110が第1方向と交差する第2方向に対する遮光膜として機能する。

【0025】第2遮光膜110を含めて上側シリコン酸化膜108上にパシベーション膜が形成される。この第3の実施形態も第1層が上記第1及び第2実施形態と同様な遮光膜として機能し、入射光を不所望に遮光しなく単位セルの感度の向上が図れ、しかも第2層により第1層とは直交する方向の遮光を行うことができる。

【0026】尚、上記各実施形態においては、垂直信号線106と電源線107を共に第1層のメタル層で形成しているが、これに限ることなく、例えば垂直信号線を水平方向の開口を決める遮光膜として機能する第1層のメタル層で形成し、電源線を垂直方向の開口を決める遮光膜として機能する第2層のメタル層で形成することにより両者を異なる層としても良い。

【0027】図9は、第4の実施形態の固体撮像装置の断面を示している。この実施形態は、MOS型固体撮像装置の検出部、即ち単位セルに組み込まれる増幅型トランジスタのゲートの容量をできるだけ小さくして感度を向上させる構成を持っている。即ち、単位セルの感度は検出部の容量に反比例するので、検出部の容量をできるだけ小さくすることが好ましい。そこで、検出部の特に増幅型トランジスタの配線層を他の配線層からできるだけ離すように検出部が構成される。

【0028】即ち、図9の単位セルによると、シリコン基板101に光電変換蓄積領域、即ちフォトダイオード領域102およびシャッタゲートとして機能するMOSトランジスタ(即ち、図2のMOSトランジスタ32aまたは32b)のソースまたはドレイン領域となるn型不純物領域112が形成される。領域102と112との間においてシリコン基板101上にゲートポリシリコン113が絶縁して形成されている。このゲートポリシリコンがシャッタゲートトランジスタのゲート電極となる。

【0029】同図の右側においてシリコン基板101上に絶縁してゲートポリシリコン層114が形成されている。このゲートポリシリコン層114は図2に示される増幅トランジスタ33のゲート電極となる。このゲートポリシリコン層114とn型不純物拡散層112とを繋ぐつなぎ配線用ポリシリコン層115が下側シリコン酸化膜104側に形成される。

【0030】下側シリコン酸化膜104上にアルミ層より成る垂直信号線106が形成される。この垂直信号線106は遮光膜として機能する第1層のメタル層となる。この第1層106を含めてシリコン酸化膜104上に上側シリコン酸化膜109が積層される。

【0031】上記上側シリコン酸化膜109上に第2のメタル層としてのアルミ層110が形成される。この第2層110は第1層と交差する方向に形成され、この交差方向に対する遮光膜として機能する。この第2層110を含めて上側シリコン酸化膜109上にパシベーション膜108が形成される。

【0032】上記の構成によると、増幅型トランジスタのゲートを構成するゲートポリシリコン層114およびこのポリシリコン層114がシャッタトランジスタを構成するn型不純物拡散層112に繋ぐつなぎ配線層115が他の配線層、例えば第1層106および第2層110から離れるようにできるだけシリコン基板101に近

づけて形成されている。従って、ゲートポリシリコン層114およびつなぎ配線層115と第1層および第2層との間に形成される寄生容量が小さくなり、単位セルの検出部の感度が向上する。

#### 【0033】

【発明の効果】この発明によると、複数のメタル層を用いて配線された固体撮像装置において第1層、即ち最下層のメタル層を遮光層として用いているので、入射光は遮光層により不所望に反射されることが無く、即ちけられが生じなく入射光は効率的に光電変換蓄積領域、即ちフォトランジスタ領域に入射し、固体撮像装置の感度を向上させる。

【0034】また、第1層で形成される遮光膜の上層である第2層のメタル層が第1層の遮光膜とは交差する方向に遮光を行うように形成されている。即ち、第1層及び第2層の遮光膜により交差する2つの方向について遮光ができる。従って、光電変換蓄積領域には、散乱光などの不所望な光を排除した有効光のみが入射できる。

【0035】また、シリコン基板上に形成されるゲートポリシリコン層が光電変換蓄積領域をセルフアラインで形成するためのマスクとして使用されるので、光電変換蓄積領域の長さが正確に設定できる。

【0036】また、MOS型固体撮像装置がその検出部の特に増幅型トランジスタの配線層を他の配線層からできるだけ離すように構成されるので、増幅型トランジスタのゲートの容量ができるだけ小さくでき、検出部の感度が向上する。

#### 【図面の簡単な説明】

【図1】この発明のMOS型固体撮像装置の回路構成を示す図。

【図2】図1のMOS型固体撮像装置の単位セルの回路構成を示す図。

【図3】図2の回路構成の単位セルの平面パターンを示す図。

【図4】本発明の第1の実施形態であり、図3のA-A線に沿った見た単位セルの断面を示す図。

\*

\*【図5】本発明の単位セルと従来の単位セルの構造を比較して説明する図。

【図6】本発明の第2の実施形態であり、図3のA-A線に沿った見た単位セルの断面を示す図。

【図7】本発明の第3の実施形態であり、図3のA-A線に沿った見た単位セルの断面を示す図。

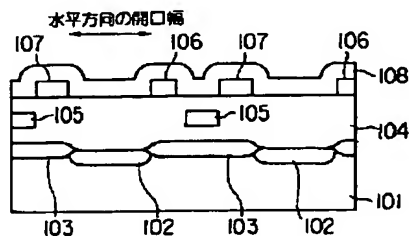
【図8】図7の第3の実施形態であり、図3のB-B線に沿った見た単位セルの断面を示す図。

【図9】本発明の第4の実施形態であり、図3のA-A線に沿った見た単位セルの断面を示す図。

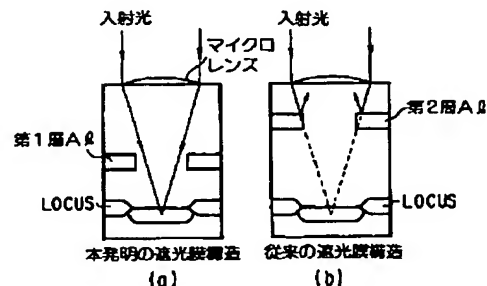
#### 【符号の説明】

- 11…単位セル
- 12…垂直選択線
- 13…リセット線
- 14…読み取り線
- 15…垂直シフトレジスタ
- 16…垂直信号線
- 17…水平選択トランジスタ
- 18…水平シフトレジスタ
- 19…電源線
- 20…負荷トランジスタ
- 31a、31b…フォトランジスタ
- 32a、32b…読み出しトランジスタ
- 33…増幅トランジスタ
- 34…垂直選択トランジスタ
- 35…リセットトランジスタ
- 101…シリコン基板
- 102…光電変換蓄積領域（フォトランジスタ領域）
- 103…LOCOS領域
- 104…シリコン酸化膜
- 105…つなぎ配線層
- 106…垂直信号線
- 107…電源線
- 109…シリコン酸化膜
- 110…第2層の遮光膜

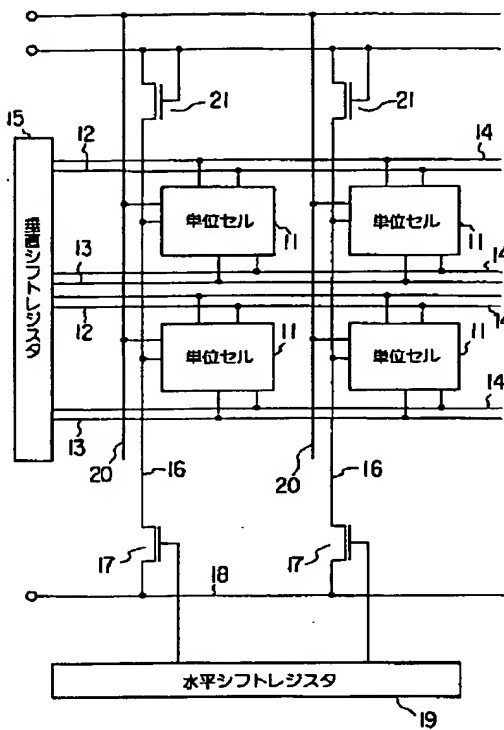
【図4】



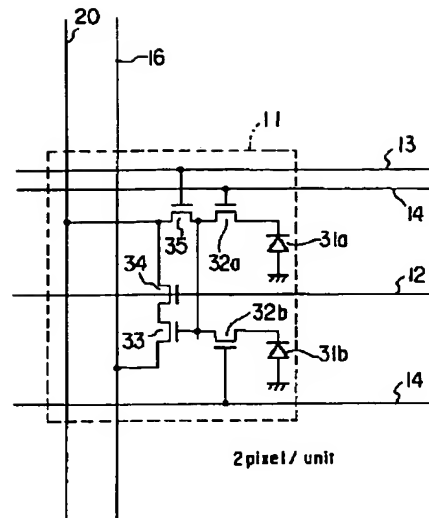
【図5】



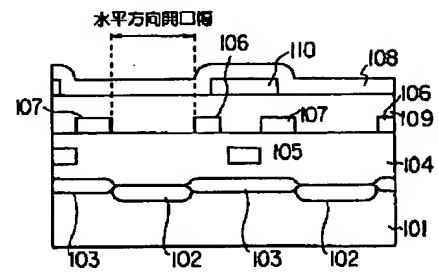
【図1】



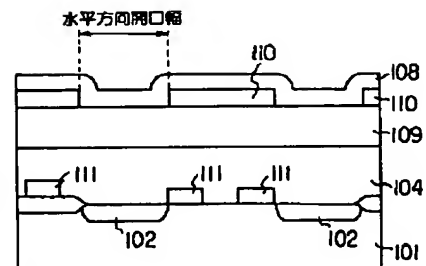
【図2】



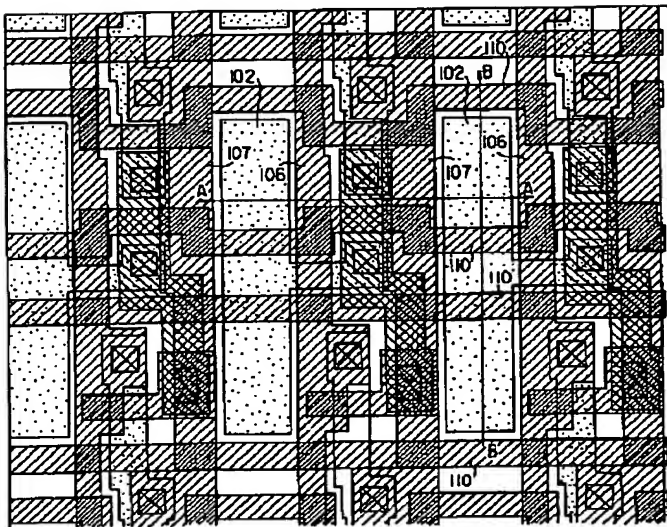
【図6】



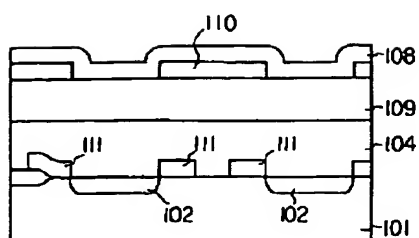
【図7】



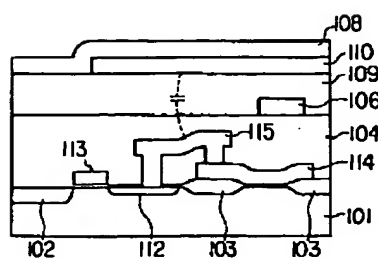
【図3】



【図 8】



【図 9】



フロントページの続き

(72)発明者 佐々木 道夫  
 神奈川県川崎市幸区小向東芝町 1 番地 株  
 式会社東芝多摩川工場内

(72)発明者 馬淵 圭司  
 神奈川県川崎市幸区小向東芝町 1 番地 株  
 式会社東芝多摩川工場内